PATENT ABSTRACTS OF JAPAN

(11)Publication number: 57-152137(43)Date of publication of application: 20.09.1982

(51)Int.Cl. H01L 21/60

(21)Application number: **56-035430** (71)Applicant: **HITACHI LTD**

(22)Date of filing: 13.03.1981 (72)Inventor: SAEKI JUNICHI

YOKONO ATARU

KANEDA AIZO

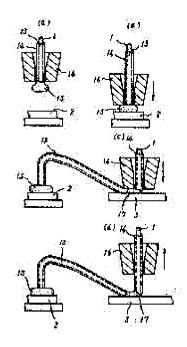
WAKASHIMA YOSHIAKI

OTSUKI KEIZO

(54) SEMICONDUCTOR PACKAGE AND MANUFACTURE THEREOF

(57)Abstract:

PURPOSE: To obtain a semiconductor package and the manufacturing method thereof enabled to eliminate generation of fault of short-circuit enhancing yield and reducing material cost by a method wherein a semiconductor chip and a lead frame are connected with an insulatedly covered conductor. CONSTITUTION: A material having the thermally decomposing temperature of 190W400°C is used as the coating material. Accordingly although the material is decomposed to expose the conductor when thermal adhesion with pressure is performed, but thermal decomposition is not generated in the resin sealing process. The covered conductor 13 is constituted of a gold wire coated with urethane (thermally decomposing temperature is 360°C), and no fault of short-circuit is generated because of the insulating effect of the coating material when the conductors contact with each other and even when contact with the semiconductor chip 2 is generated. When connection is to be performed, a capillary 16 adheres a ball 15 onto the semiconductor chip 2



thermally with pressure, and the covered conductor 13 to the lead frame 3, and by keeping the temperature at both cases at about 400°C, the contacting parts of the coating material 14 are decomposed thermally to expose the conductor 1.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

1 of 2

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

2 of 2

(19) 日本国特許庁 (JP)

①特許出願公開

⑫ 公開特許公報(A)

昭57—152137

⑤ Int. Cl.³ H 01 L 21/60 識別記号

庁内整理番号 6819-5F ③公開 昭和57年(1982)9月20日発明の数 2審査請求 未請求

(全 6 頁)

極半導体パツケ─ジおよびその製造方法

②)特

願 昭56—35430

②出

願 昭56(1981) 3月13日

72)発 明

者 佐伯準一

横浜市戸塚区吉田町292番地株 式会社日立製作所生産技術研究 所内

⑫発 明 者 横野中

横浜市戸塚区吉田町292番地株 式会社日立製作所生産技術研究 所内

⑫発 明 者 金田愛三

横浜市戸塚区吉田町292番地株 式会社日立製作所生産技術研究 所内

⑫発 明 者 若島喜昭

小平市上水本町1450番地株式会 社日立製作所武蔵工場内

⑫発 明 者 大槻桂三

小平市上水本町1450番地株式会 社日立製作所武蔵工場内

⑪出 願 人 株式会社日立製作所

東京都千代田区丸の内1丁目5

番1号

個代 理 人 弁理士 福田幸作 外1名

明 細 書

発明の名称 半導体ペッケージおよびその製造 方法

特許請求の範囲

1. 半導体パッケージにおいて、半導体チップと リードフレームとを、絶縁被覆を施した導線によ つて接続したことを特徴とする半導体パッケージ。 2. 導線を、熱分解温度が190℃~400℃の 範囲にある絶縁材料で被覆したものである特許請 求の範囲第1項記載の半導体パッケージ。

3. 半導体パッケージの製造方法において、不活性ガスを強制循環させた雰囲気中で、半導体チップとリードフレームとを、絶縁被覆を施した導線で接続することを特徴とする半導体パッケージの製造方法。

発明の詳細な説明

本発明は、半導体パッケージおよびその製造方法に係り、特に成形品の参留り向上と原価低減を 志向した半導体パッケージおよびその製造方法に 関するものである。 まず、従来の半導体パンケージおよびその製造 方法を、その問題点と併せて第1~5図によつて 説明する。

第1図は、従来の導線を用いて、半導体チップとリードフレームとを接続した状態を示す拡大平面図、第2図は、第1図のA-A断面を示す拡大部分断面図、第3図は、第1図に係るものを樹脂対止するトランスファモールド法による樹脂対止工程を示す金型の拡大部分断面図、第4図は、従来の半導体パッケーシの、上半分の硬化樹脂を取り除いた状態を示す拡大部分断面図、第5図は、第4図のB-B(ただし、上半分の硬化樹脂を取り除かない状態)を示す拡大部分断面図である。

各図において、2は半導体チップ、3はリードフレーム、1は、その両端部1a,1bにおいて、それぞれ半導体チップ2,リードフレーム3に熟圧着によつて接続された導線、4は、その上に半導体チップ2を製置するタブ、5は、タブ4と一体になつてこれを支持するタブリードである。

導線1は側面から見ると、第2図に示すように、

半導体チップ2上から真上に伸び、それから横に 曲げられ少したるみを持つた状態でリードフレーム3に接続されている。そして、この導線1は 20~40µ四温度の非常に細い金線(金を使用 する理由は後述する)であり絶縁被獲はされてい ない。

したがつて、導線1は外力によつて変形しやす く、配線密度の高い場合には隣り合う導線1同士、 あるいは導線1と半導体チップ2接面の間で接触 レショート不良を発生する可能性が高くなつてい る。

第1図に示した配線が終わると、半導体チップ 2,リードフレーム3,導線1の全体を対止する 歯脂対止工程に入るが、現在もつとも生産量の多いのはトランスファモールド法による歯脂対止で ある。

第3図(a)は、リードフレーム3の端を金製に係る上型6と下型7の間でクランプし、キャビティ 8内にリードフレーム3,導線1,半導体チップ 2,タブイがセットされた状態を示したものであ

このようにして、従来の導線1を用いた接続では、隣り合う導線1間、あるいは導線1と半導体 チップ2表面との接触によるショート不良の問題 があつた。

また、樹脂對止の場合には、金属對止の場合と 異なり、水分の侵入による腐食防止のため、導線 1の材質として高価な金を使用しており、径をで きるだけ細くすれば大幅な原価低減になる。しか し、あまり細くすると、前配した樹脂對止時に、 導線1の曲がり量が大きくなりショート不良を発 生しやすくなるため導線1の径はあまり細くでき ないという制約があつた。

本発明は、上配した従来技術の欠点をなくし、 半導体チップとリードフレームの間を顕微する導 線の変形によるショート不良を発生することなく、 成形品の大幅な参留り向上ならびに導線の材料費 の低波ができる、半導体パッケージをよびその製 造方法の提供を、その目的とするものである。

本発明の半導体パッケージに係る特徴は、半導体パッケージにおいて、半導体チップとリードフ

る。第3図(0)は、トランスフア成形機のブランジャ(図示せず)によつて押された格融側脂9かランナ10,ゲート11を通つてキャピテイ8内を矢印方向へ流動中の状態を示したものである。このとき導線1は溶験側脂9だより力を受け変形する。第3図(c)は、溶験側脂9がキャピテイ8内を充填充了後、硬化した状態を示したものである。硬化後、導線1,チンプ2,リードフレーム3,メブ4を選つた硬化側脂12は上型6,下型7を開いて塗型の外に出され成形品、すなわち半導体パッケージとなる。

このようにして街順對止された半導体パッケージは、第4図に示すように(第4図は導線1の変形が個端に大きい場合)、格融倒脂の焼動方向(矢印方向)に直角に接続された導線1cは中央部が焼動方向に沿つて大きく変形していることがわかる。そして、右上方の導線1dと1eは接触している。また、この位置に接続された導線1は変形が大きい場合には、第5図に示すように、半導体チップ2と接触することがある。

レームとを、絶縁被覆を施した導線によつて接続 した半導体パッケーツにある。

また、本発明の半導体パッケージの製造方法に 係る特徴は、半導体パッケージの製造方法におい て、不活性ガスを強制循環させた雰囲気中で、半 導体チップとリードフレームとを、絶縁被優を施 した導線で接続する半導体パッケージの製造方法 にある。

さらに詳しくは次の通りである。

総縁被覆に係る被優材としては、熱分解温度が 樹脂對止時の金型温度である190℃より以上で、 かつ導線を半導体チップとリードフレームに熱圧 着する殿の前配半導体チップとリードフレームの 加熱温度400℃よりも以下のもの、例えばウレ メン,ナイロン(熱分解温度は、それぞれ360 で,400℃)を用いる。このような被復材を用 いることにより、導線を半導体チップとリードフ レームに熱圧着するときには、圧着部の被優材の みが熱分解し、導線が顕出する。さらに、樹脂の 止工程においては、被復部は熱分解せず、樹脂の 流動により被覆導線が変形(被覆材は、導線の剛性低下を防ぐ投削もあるので変形は小さい)して 隣りの導線あるいは半導体チップと接触すること があつても、その部分は絶縁されているためショ ート不良は発生しない。

また、半導体パッケージの製造方法に係る、半 導体チップとリードフレームとの導線による接続 工程においては、前配した絶縁被優を施した導線 を、不活性ガス(たとえば、Nan Arなどのガス)を強制循環させた雰囲気中で熱圧着すること により、熱分解ガスとなつた被優材が、半導体チップ、リードフレーム上へ再蒸着して導線と半導 体チップ、リードフレームとの接着力を低下させ ることはない。

以下本発明を実施例によつて説明する。

第6図は、本発明の一実施例に係る半導体パッケージの、上半分の硬化樹脂を取り除いた状態を示す拡大部分断面図、第7図は、第6図のC-C 断面(ただし、上半分の硬化樹脂を取り除かない 状態)を示す拡大部分断面図である。

なお、本実施例では、絶縁材料としてウレタンの被慢材を被優したものであるが、ウレタンに限らず、他の熱便化性樹脂、ナイロンなどの高分子材料など、熱分解温度が190℃~400℃は樹脂對止時の金型温度であり、また400℃は、被優減は13を半導体チンプ2とリードフレーム3に熱圧着するときの加熱温度である。前記被慢材の熱分解温度を190℃~400℃にするとには被優導線13の圧着部が熱分解して導線が襲出するが、機圧対るととはない(詳細は、製造方法で説明する)。

さらに、本実施例では、導廠として金額を使用 したが、アルミ額を使用してもよい。

次に、前記実施例の半導体パッケージの製造方法を説明する。

まず、第8凶によつて、半導体チップ2とリードフレーム3とを被覆導線13で接続する方法を 説明する。 第6,7図において第4,5図と同一番号を付したものは同一部分である。そして矢印は、樹脂 對止工程(後述する)中、溶融樹脂が流動した方 向を示す。

13は、絶縁被覆を施した導線に係る破損導線 であり、金線の上にウレタン(熱分解温度360 で)の被覆材で被覆したものである。

この実施例の半導体パッケージは、第6図に示すように、互いに隣り合う破疫導線13d,13e 同士が接触しても被獲材の絶縁効果のためショート不良は起こらない。また、第7図に示すように、被優導線13が半導体チップ2に接触しても被獲材の絶縁効果のためショート不良は起こらない。

以上述べたように、本実施例の半導体バッケージは、被覆導線13同士,被援導線13と半導体チップ2との接触による不良が発生しないため成形品の歩留りが大幅に向上する。さらに、遺極的に導線を細くできるため、導線の材料に金を用いた本実施例では大幅な材料費の低級ができるという利点を備えている。

第8図は、前記実施例の半導体パッケージに係る被覆導線の接続工程を示す要部拡大断面図である。との第8図において、13は、金の導線1の上にウレタンの被優材14を被優した被覆導線、15は、被優導線13の先端に形成されたポール、16は、その中を被覆導線13が通過し、その被優導線13を所定の熱圧着個所へ供給することができる、ワイヤポンディング装置(図示せず)のキャピラリである。

この接続工程は、N:ガスを強制領域させた雰囲気中で行う。前配N:ガスの流量は、予備検討により、導線1と半導体チップ2,リードフレーム3との接着力が規格内に入るように定めておくものである。

第8図(a)は、導線1の先端がポール15(ポール15の形成方法については後述する)になつた被優導線13が、キャピラリ16によつてこれから接続をする半導体チップ2の上に運ばれた状態を示したものである。ポール15は、被優導線13がキャピラリ16から上方に抜け出ない目的

で形成されたものである。

次の第8図(D)は、キャピラリ16が矢印方向に下がり、ボール15を半導体チップ2上に熱圧着した状態を示す。このとき、半導体チップ2は400℃程度の温度に保たれている。

第8図(c)は、ボール15が半導体チップ2と接続したのち、キャピラリ16が移動し、リードフレーム3に被獲導線13を熱圧着している状態を示す。このときリードフレーム3は半導体チップ2と同じく400で程度に保たれており、被獲材14のリードフレーム3と接触している部分は熱分解し、導線1が露出する。この部分をウェッジ17と呼称する。

第8図(d)は、半導体チップ2とリードフレーム 3の間で被覆導線13を接続完了後、キャビラリ 16が上方に移動した状態を示したものである。

第8図(e)は、温度1,000で以上の水素、酸素炎 18をキャピラリ16とリードフレーム3の間の 被覆導線13にあて、被覆導線13を切断したと ころを示す。このとき水素、酸素炎18が当たつ

に限らず、A『ガス、その他などの不活性ガスを 使用してもよい。

以上のようにして、第 8 図(a)~(e)に係る接続工程を繰返してすべての被優導線13のボンディングを終了したものを、前記した第3図(a)~(c)と同様の樹脂封止工程によつて樹脂封止して、半導体パンケージを完成する。

この半導体パッケージは、前記したように、被 獲導線13同士、被獲導線13と半導体チップ2 が接触しても、ショート不良は生じない。

以上詳細に説明したように本発明によれば、半 導体パッケージにおいて、半導体チップとリード フレームとを、絶縁被覆を施した導線によつて接 続するようにしたので、半導体チップとリードフ レームの間を接続する導線の変形によるショート 不良を発生することなく、成形品の大幅な歩留り 向上ならびに導線の材料費の低減ができる、半導 体パッケージおよびその製造方法を提供すること ができる。

図面の簡単な説明

た被覆導線13の被優材14は熱分解で無くなる と同時に、キャビラリ16に入つている被優導線 13の下端部の導線1は溶触してボール15が形成され、第8図(a)へ戻り、前記した工程を繰返し、 次の部分の接続を行う。

以上述べたように、被獲導線13の被機材14 は半導体チップ2,リードフレーム3との接続部では接続工程中で無くなつてしまい、また、この 接続工程はN。ガスを強制循環させた雰囲気中で 行われるので、前配熱分解でガスとなつた被機材 14が半導体チップ2,リードフレーム3の上へ 再蒸着することはないので導線1と半導体チップ 2,リードフレーム3との接着力を低下させることはない。

さらに、N』ガスは被獲導線13の冷却作用も 兼ねるので、半導体チップ2かよびリードフレー ム3からの熱による被獲材14の必要部分の消失 を防止するという効果もある。

たお、本実施例においては、N. ガスを強制循 鎖させた雰囲気中で熱圧着を行つたが、N. ガス

第1図は、従来の導膿を用いて、半導体チップ とリードフレームとを接続した状態を示す拡大平 面図、第2図は、第1図のA-A断面を示す拡大 部分断面図、第3図は、第1図に係るものを樹脂 對止するトランスフアモールド法による樹脂對止 工程を示す金型の拡大部分断面図、第4図は、従 来の半導体パツケージの、上半分の硬化樹脂を取 り除いた状態を示す拡大部分断面図、第5図は、 第4図のB-B(ただし、上半分の硬化樹脂を収 り除かない状態)を示す拡大部分断面図、第6回 は、本発明の一実施側に係る半導体パツケージの、 上半分の硬化樹脂を取り除いた状態を示す拡大部 分断面図、第7図は、第6図のC-C断面(ただ し、上半分の硬化樹脂を取り除かない状態)を示 す拡大部分断面図、第8図は、前記実施例の半導 体パツケージに保る被獲導線の接続工程を示す要 部拡大断面図である。

1 …導線、2 …半導体チップ、3 … リードフレーム、1 2 …硬化樹脂、1 3 …被優導線、1 4 …被優材。

